

TPX4 读出芯片的探测层耦合工艺研究

一、 导师与团队基本信息	
导师姓名	庄建
所在院所名称	中国科学院高能物理研究所
职称/职务	研究员
导师或课题组介绍网址:	https://people.ucas.edu.cn/~zhuangj
电子邮箱和联系电话	zhuangj@ihep.ac.cn 18601379879
一级学科	电子信息
二级学科	集成电路工程
主要研究方向	半导体元器件贴片封装与耦合工艺
日常协助指导人	导师本人
二、 项目基本情况	
项目名称	TPX4 读出芯片的探测层耦合工艺研究
项目科学意义	TPX4 是新一代的高性能探测器读出芯片,可对同步辐射光源和中子源的成像探测应用提供高带宽的读出性能和高精度的测量水准。由于其半导体元件特性和高密度的电极排列,如何实现 TPX4 芯片的裸片元件与各种探测层的结合、电极互联、质量测试与封装,是基于 TPX4 的高性能成像系统技术路线的必须环节,也是 TPX4 探测器

	能否有效进行生产研制的重要工程基础。
使用的实验方法、仪器设备、数据软件	晶片电极生长、测试、耦合封装等工艺场景对应的方法和仪器
本科生研究任务	调研了解芯片裸片的电极耦合与测试封装方法、协助工艺测试、分析比较不同工艺和参数下的结果，帮助改进相关工艺在 TPX4 芯片上的应用与优化。
大致时间安排	5 月进行方法和工艺调研学习，6-7 月参与工艺测试和分析改进，8 月进行总结汇报
预期目标和成果形式	形成 TPX4 读出芯片的探测层耦合工艺测试报告，给出当前工艺版本的方法描述、操作内容和优化指导
实践地点	散裂中子源
三、对学生的要求与保障措施	
拟接收人数	1 人
专业知识要求	半导体器件的封测测试相关知识
工作时间要求	3-4 个月，其中约 1 个月跟随团队进行实地工艺研究分析
课题组支持条件	提供实验和研究条件、报销路费、提供生活补助等

TPX4 读出芯片的探测层耦合工艺研究项目简介

1、项目科学意义

TPX4 是新一代的高性能探测器读出芯片，可对同步辐射光源和中子源的成像探测应用提供高带宽的读出性能和高精度的测量水准。由于其半导体元件特性和高密度的电极排列，如何实现 TPX4 芯片的裸片元件与各种探测层的结合、电极互联、质量测试与封装，

是基于 TPX4 的高性能成像系统技术路线的必须环节，也是 TPX4 探测器能否有效进行生产研制的重要工程基础。本项目针对 TPX4 芯片与前端探测层如 CdTe、Si、GridPix 的耦合场景，利用项目组的半导体探测器实验室相关测试仪器，研究相应耦合方案 and 对应工艺的参数优化，为 TPX4 探测器读出芯片与探测层耦合设计提供指导。

2、使用的实验方法、仪器设备、数据软件等

使用项目组目前调研对比的若干耦合方案，对样片以不同工艺流程进行实际加工测试，对比分析各种参数调整下的测试结果，谈论优化逻辑和落实参数叠代。

3、对学生专业知识背景等方面的要求

本课题适合对半导体器件的封装测试工艺感兴趣的同学，必须具备对待事情严格认真的态度。专业知识只需要具备基本的集成电路封装知识即可，入选后会在组内进行项目了解和学习对接。寒暑假可以短期访问高能所东莞研究部进行实习，使用半导体探测器洁净间设备，有机会参与 TPX4 探测器的研制工作。

4、项目预期目标、成果和收获

掌握半导体元器件的封装测试原理与方法，了解 TPX4 芯片与不同测量层结构的耦合方法与工艺优化思路。如能寒暑假短期来高能所东莞研究部，可以学习使用半导体探测器实验室先进设备，参与 TPX4 芯片样片的工艺测试。有后继研究兴趣的同学可在实习经历和科研积累中体现相应的履历。如打算工作，则能积累进入半导体相关热门工业领域的宝贵经验。